

DEVICE AND METHOD FOR ESTIMATING MAXIMUM LIKELIHOOD SEQUENCE AND RECEIVER

Publication number: JP2001036440 (A)

Publication date: 2001-02-09

Inventor(s): FUKAWA KAZUHIKO *

Applicant(s): NTT DOCOMO INC *

Classification:

- **international:** **H03M13/39; H04B7/02; H04L1/00; H04L27/01; H04L27/22;** (IPC1-7): H03M13/39; H04B7/02; H04L1/00; H04L27/01; H04L27/22

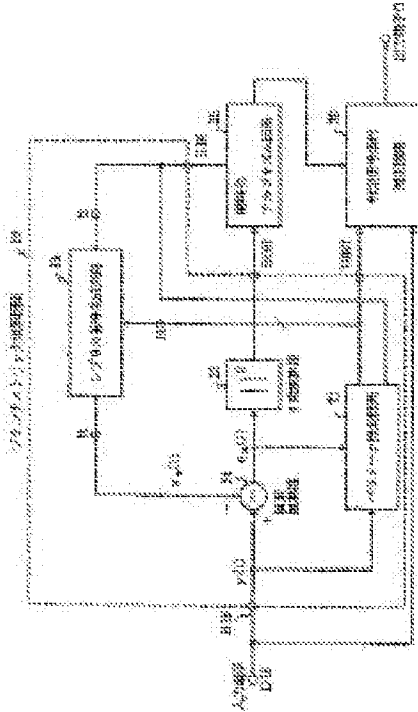
- **European:**

Application number: JP19990206863 19990721

Priority number(s): JP19990206863 19990721

Abstract of JP 2001036440 (A)

PROBLEM TO BE SOLVED: To reduce operation quantity and also to suppress the deterioration of an error rate characteristic in performing high speed transmission under a multipath propagation situation. **SOLUTION:** This device consists of a parameter estimation circuit 21, a square computing element 22, a replica signal generation circuit 23, a complex subtracter 24, a simplification algorithm circuit 35 and a decision signal sequence correction circuit 36. The circuit 35 calculates a decision signal sequence that does not always become maximum likelihood by using simplification algorithm for operation quantity reduction. Next, the circuit 36 compares the likelihood of the decision signal sequence with that of a change signal sequence obtained by changing a part of its symbol, substitutes the decision signal sequence with the change signal sequence only when the likelihood of the change signal sequence is larger than that of the decision signal sequence, repeats the operation preliminarily determined number of times and outputs a final decision signal sequence to an output terminal O.



Data supplied from the **espacenet** database — Worldwide

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号
特開2001-36440
(P2001-36440A)

(43)公開日 平成13年2月9日(2001.2.9)

(51)Int.Cl. ⁷	識別記号	F I	テーマコード*(参考)
H 0 4 B 7/02		H 0 4 B 7/02	Z 5 J 0 6 5
H 0 3 M 13/39		H 0 3 M 13/39	5 K 0 0 4
H 0 4 L 1/00		H 0 4 L 1/00	E 5 K 0 1 4
27/01		27/00	K 5 K 0 5 9
27/22		27/22	A
審査請求 未請求 請求項の数9 O L (全 13 頁)			

(21)出願番号 特願平11-206863

(22)出願日 平成11年7月21日(1999.7.21)

(71)出願人 392026693
株式会社エヌ・ティ・ティ・ドコモ
東京都千代田区永田町二丁目11番1号
(72)発明者 府川 和彦
東京都港区虎ノ門二丁目10番1号 エヌ・
ティ・ティ移動通信網株式会社内
(74)代理人 100070150
弁理士 伊東 忠彦
Fターム(参考) 5J065 AC02 AD10 AE06 AF01 AG05
AH02 AH03
5K004 AA05 FA03 FD05 FG03 FH03
FJ08
5K014 AA01 BA10 EA01 GA02 HA01
5K059 CC07 DD35 DD39 EED2

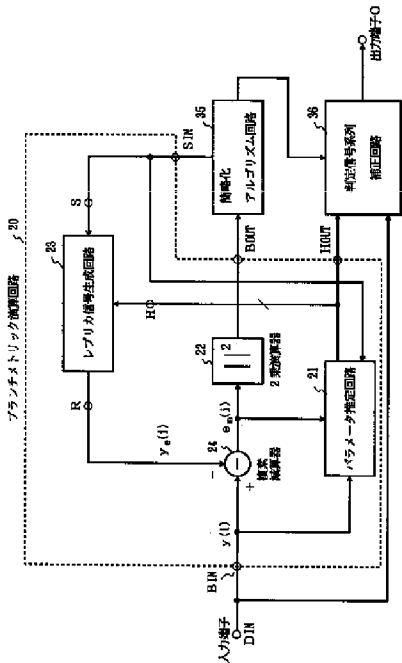
(54)【発明の名称】 最尤系列推定器、最尤系列推定方法及び受信機

(57)【要約】

【課題】 マルチパス伝搬状況下で高速伝送を行う際に、演算量を削減でき、かつ誤り率特性の劣化を抑えることを目的とする。

【解決手段】 パラメータ推定回路21、2乗演算器22、レプリカ信号生成回路23、複素減算器24、簡略化アルゴリズム回路35、及び判定信号系列補正回路36から構成されている。簡略化アルゴリズム回路35は、演算量削減化のために簡略化アルゴリズムを用いて、必ずしも最大尤度とならない判定信号系列を求める。次に、判定信号系列補正回路36は、判定信号系列の尤度と、その一部のシンボルを変えた変更信号系列の尤度を比較し、変更信号系列の尤度が判定信号系列の尤度よりも大きい場合にのみ判定信号系列を変更信号系列に置き換え、この操作をあらかじめ決めた回数だけ繰り返して、最終的な判定信号系列を出力端子Oへ出力する。

第1の実施例を説明するための図



【特許請求の範囲】

【請求項 1】 受信信号を入力として、送信シンボル系列候補の中から尤度が最大となるものを判定信号系列として求める最尤系列推定器において、簡略化したアルゴリズムを用いて最尤系列推定を行う簡略化アルゴリズム手段と、
該簡略化アルゴリズム手段で判定した判定信号系列の尤度と、その一部のシンボルを変えた変更信号系列の尤度を比較し、前記変更信号系列の尤度が前記判定信号系列の尤度よりも大きい場合に、前記判定信号系列を前記変更信号系列によって置き換える判定信号系列補正手段とを設けたことを特徴とする最尤系列推定器。

【請求項 2】 請求項 1 記載の最尤系列推定器において、前記送信シンボル系列候補を伝送路インパルスレスポンス推定値で畳み込むことによりレプリカ信号を生成するレプリカ信号生成手段と、
該レプリカ信号生成手段が生成したレプリカ信号と前記受信信号との差分を誤差信号として求める減算手段と、
該減算手段で算出した誤差信号の絶対値 2 乗演算を行う 2 乗演算手段とを設け、
該 2 乗演算手段の出力に負の定数を乗算し、その累積値を前記送信シンボル系列候補の尤度とすることを特徴とする最尤系列推定器。

【請求項 3】 請求項 1 記載の最尤系列推定器において、前記受信信号は、ダイバーシチブランチ毎に得られた受信信号であり、
ダイバーシチブランチ毎に、
前記送信シンボル系列候補を伝送路インパルスレスポンス推定値で畳み込むことによりレプリカ信号を生成するレプリカ信号生成手段と、
該レプリカ信号生成手段が生成したレプリカ信号と対応するダイバーシチブランチの前記受信信号との差分を誤差信号として求める減算手段と、
該減算手段で算出した誤差信号の絶対値 2 乗を行う 2 乗演算手段とを設け、
ダイバーシチブランチ毎に設けた前記 2 乗演算手段の出力を、全ダイバーシチブランチについて加算し、その累積値を前記送信シンボル系列候補の尤度とすることを特徴とする最尤系列推定器。

【請求項 4】 請求項 2 又は 3 記載の最尤系列推定器において、前記伝送路インパルスレスポンスを推定するパラメータ推定手段を設け、
該パラメータ推定手段は、前記尤度を最大にするように推定することを特徴とする最尤系列推定器。

【請求項 5】 請求項 1 ないし 4 いずれか一項記載の最尤系列推定器において、
受信ベースバンド信号をフィルタリングする前段フィル

タを設け、
該前段フィルタは、前記受信ベースバンド信号を前段フィルタ係数で畳み込みを行い、
前記受信信号は、該前段フィルタの出力信号であることを特徴とする最尤系列推定器。

【請求項 6】 請求項 1 記載の最尤系列推定器において、
ダイバーシチブランチ毎に、
受信ベースバンド信号をフィルタリングする前段フィルタを設け、
該前段フィルタは、前記受信ベースバンド信号を前段フィルタ係数で畳み込みを行い、
前記受信信号は、該前段フィルタの出力信号を全ダイバーシチブランチについて加算した、合成信号であることを特徴とする最尤系列推定器。

【請求項 7】 請求項 5 又は 6 記載の最尤系列推定器において、
前記前段フィルタ係数は、前記尤度を最大にするように係数の設定を行うことを特徴とする最尤系列推定器。

【請求項 8】 アンテナで受信した信号を受信ベースバンド信号に変換するベースバンド受信信号発生手段を有し、
該ベースバンド受信信号発生手段が出力する受信ベースバンド信号の信号系列を、受信信号として入力し出力として最尤信号系列を発生する請求項 1 ないし 7 いずれか一項記載の最尤系列推定器を備えたことを特徴とする受信機。

【請求項 9】 受信信号を入力として、送信シンボル系列候補の中から尤度が最大となるものを判定信号系列として求める最尤系列推定方法において、
簡略化したアルゴリズムを用いて、判定信号系列を求め、
次いで、上記判定信号系列の尤度と、その一部のシンボルを変えた変更信号系列の尤度を比較し、上記変更信号系列の尤度が上記判定信号系列の尤度よりも大きい場合にのみ上記判定信号系列を上記変更信号系列によって置き換え、この置き換え操作を予め決めた回数だけ繰り返して最終的な判定信号系列を出力することを特徴とする最尤系列推定方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、最尤系列推定器、最尤系列推定方法及び受信機に係わり、特に、ディジタル無線通信において、マルチパス伝搬状況下での符号間干渉による劣化等を補償する適応等化器を用いた最尤系列推定器、最尤系列推定方法及び受信機に関するものである。

【0002】

【従来の技術】ディジタル移動通信において数百 k s y m b o l / s 以上の高速伝送を行うと、マルチパス伝搬

10

20

30

40

50

3

に起因する符号間干渉が生じ、伝送特性が大幅に劣化する。この劣化を補償する技術の一つとして適応等化器が知られている。図 1 に適応等化器を含む受信機の構成を示す。まず、アンテナ 19 から受信した受信信号は、低雑音アンプ 11 で増幅された後にハイブリッド 12 で分岐される。一方の信号は、キャリア信号発生器 18 が出力するキャリア信号を乗算器 13₁ で乗算された後にローパスフィルタ 14₁ へ入力される。そして、A/D 変換器 15₁ でサンプリング周期 T_S ごとにサンプリングされデジタル信号に変換される。他方の信号は、90 度位相回転したキャリア信号を乗算器 13₂ で乗算され、ローパスフィルタ 14₂ へ入力された後に A/D 変換器 15₂ でサンプリングされ、デジタル信号に変換される。この操作は、受信信号の RF 周波数帯からベースバンド帯へのダウンコンバートであり、A/D 変換器 15₁、A/D 変換器 15₂ の出力は準同期検波信号の同相成分及び直交成分に相当し、2 つを合わせて受信ベースバンド信号とする。以後、ベースバンド信号は全て同相成分を実部で、直交成分は虚部とする複素数表示で表すことにする。なおここで、低雑音アンプ 11、ハイブリッド 12、乗算器 13₁、乗算器 13₂、移相器 17、ローパスフィルタ 14₁、ローパスフィルタ 14₂、A/D 変換器 15₁、A/D 変換器 15₂ はベースバンド受信信号発生器 10 を構成する。

【0003】適応等化器を含む等化信号処理部 16 は、入力端子 DIN から上記の受信ベースバンド信号を入力し、符号間干渉を補償して信号判定を行い、判定信号を出力端子 O から出力する。適応等化器の一種として最尤系列推定があり、これを含む等化信号処理部の構成を図 2 に示す。なお、受信ベースバンド信号のサンプリング周期 T_S は変調のシンボル周期 T に等しいものとする。まず、入力端子 DIN から受信ベースバンド信号 $y(i)$ が入力する。複素減算器 24 では、この受信ベースバンド信号 $y(i)$ からレプリカ信号生成回路 23 が出力するレプリカ信号 $y_e(i)$ を減算する。この差分は誤差信号 $e_m(i)$ であり、2 乗演算器 22 に入力される。

【0004】2 乗演算器 22 は、誤差信号 $e_m(i)$ の絶対値 2 乗に、負の定数、例えば “-1” を乗算してビタビアルゴリズム回路 25 へ入力する。ビタビアルゴリズム回路 25 はこの累積値を尤度（対数尤度関数）とし、ビタビアルゴリズムを用いて最尤系列推定を厳密に行う。すなわち、可能性のある全送信シンボル系列候補の中から尤度（対数尤度関数）が最大となるものを選び出し、判定信号系列として出力端子 O へ出力する。レプリカ信号生成回路 23 は、ビタビアルゴリズム回路 25 が端子 SIN から出力する送信シンボル系列候補と、パラメータ推定回路 21 が端子 H から出力する伝送路インパルスレスポンス推定値を入力とし、送信シンボル系列候

4

補を伝送路インパルスレスポンスで畳み込むことによりレプリカ信号 $y_e(i)$ を生成し、端子 R へ出力する。パラメータ推定回路 21 は、受信ベースバンド信号 $y(i)$ 、誤差信号 $e_m(i)$ 、及び送信シンボル系列候補を入力として、尤度が最大となるように、すなわち誤差信号 $e_m(i)$ の絶対値 2 乗の時間平均が最小となるように伝送路インパルスレスポンス推定値を推定する。推定アルゴリズムとしては最小 2 乗法が適用でき、この代表的なアルゴリズムとしては、RLS (Recursive Least Squares) アルゴリズム及び LMS (Least Mean Squares) アルゴリズムが知られている (S. Hakin 著、Adaptive Filter Theory、第 2 版、第 8 章及び第 13 章)。ここで、複素減算器 24、2 乗演算器 22、レプリカ信号生成回路 23、及びパラメータ推定回路 21 は、ブランチメトリック演算回路 20 を構成している。

【0005】図 2 のレプリカ信号生成回路 23 は、トランスバーサルフィルタで実現でき、その構成を図 3 に示す。各複素乗算器 32₁、32₂、32₃ には、端子 S から入力する送信シンボル系列候補と、遅延時間が変調のシンボル周期 T の遅延素子 33₁、33₂ で遅延された送信シンボル系列候補とが設定され、端子 H から入力する伝送路インパルスレスポンス推定値と乗算される。複素加算器 31 は、各複素乗算器 32₁、32₂、32₃ の乗算結果を足しあわせ、レプリカ信号として端子 R へ出力する。

【0006】次に、ビタビアルゴリズム回路が用いるビタビアルゴリズムについて、BPSK 変調を例に説明する。まず、状態について説明する。希望波の複素シンボル $\{a(k)\}$ に対する複素シンボル候補を $\{a_m(k)\}$ とする。伝送路における遅延波の最大遅延時間が NT のとき、 $\{a_m(n) \mid k-N+1 \leq n \leq k\}$ を状態と呼ぶ。この場合状態数は 2^N となり、複素シンボル系列はこの状態の時系列として記述することができる。図 4 に $N=2$ の状態遷移図、すなわちトレリス図を示す。時点 k における s 番目の状態を $\sigma_s(k)$ とする。ここでは、 $0 \leq s \leq 3$ であり、時点が k から $k+1$ に進むとき状態が遷移する。状態遷移は、複素シンボル候補 $\{a_m(k+1)\}$ の値に依存するので、1 つの状態から 2 通りの遷移が起きる。同図が示すように、1 つの状態から 2 つの状態へと分岐し、また、2 つの状態から 1 つの状態にマージする。遷移先でマージする 2 つの遷移から 1 つの遷移を選択するために $\sigma_s(k)$ から $\sigma_s(k+1)$ への遷移に対応した遷移メトリック

【0007】

【数 1】

5
 $J_{k+1}[\sigma_S(k+1), \sigma_{S'}(k)]$ を用いる。

状態 $\sigma_{S'}(k)$ から状態 $\sigma_S(k+1)$ への遷移におけるメトリックは、遷移ごとのブランチメトリックBR $[\sigma_S(k+1), \sigma_{S'}(k)]$ 、即ち誤差信号 $e_m(i)$ の絶対値2乗に負の定数を乗算したものをを用いて

$$J_{k+1}[\sigma_S(k+1), \sigma_{S'}(k)] = J_k[\sigma_{S'}(k)] + BR[\sigma_S(k+1), \sigma_{S'}(k)] \quad (1)$$

で算出される。 $J_k[\sigma_{S'}(k)]$ は時点kにおけるバスメトリックであり、対数尤度関数に対応している。状態遷移 $\sigma_{S'}(k) \rightarrow \sigma_S(k+1)$ における複素シンボル系列候補は $\{a_m(k+1)\}$ で表される。ビタビアルゴリズムではマージする2つの遷移に対応した $J_{k+1}[\sigma_S(k+1), \sigma_{S'}(k)]$ を比較して

【0008】最大の遷移を選択し、その選択された遷移のメトリックを時点k+1におけるバスメトリック $J_{k+1}[\sigma_S(k+1)]$ にする。そして、選択された遷移にリンクする状態の時系列、パスのみが最尤系列候補として残される。以後この操作を繰り返すと、状態の数だけパスが生き残る。このパスは生き残りパスと呼ばれている。なお、メモリの制約上、状態の時系列は過去 $(D-N+1)T$ までしか記憶せず、過去 $(D-N+1)T$ の時点で生き残りパスがマージしないなら現時点で最大尤度、つまり、バスメトリック最大のパスに基づいて信号判定を行う。このとき判定される信号は、現時点からDT遅延したものであり、このDTを判定遅延時間という(G. Ungerboeck, "Adaptive maximum likelihood receiver for carrier-modulated data-transmission systems," IEEE Trans. Commun., vol. COM-22, PP. 624-636, 1974)。ただし、 $D \geq N$ である。

【0009】次に、伝送速度と遅延波の遅延時間の関係について述べる。まず、希望波の各到来波の遅延時間とその平均電力の例を図5(a)に示す。ここでは、先行波と遅延波1との遅延時間差が1T、先行波と遅延波2との遅延時間差が2Tであり、最大遅延時間は2Tである。次に、伝送速度を2倍にした場合を図5(b)に示す。伝送路の絶対的遅延時間は変わらないが、シンボル周期Tが1/2になることから、先行波と遅延波1との遅延時間差が2T、先行波と遅延波2との遅延時間差が4Tとなり、最大遅延時間は4Tとなる。

【0010】ビタビアルゴリズムは状態数に比例して演算量が増大し、その状態数は、前に述べたようにシンボル周期で規格化した最大遅延時間で指数関数的に増大するので、伝送速度が非常に速くなると演算量が膨大なものとなり、ハードウェア化が非常に困難になる。この演算量を削減できるアルゴリズムとしてDDFSE (Delayed Decision Feedback S

equency Estimation) アルゴリズムが知られており、状態数を削減したビタビアルゴリズムと見なすことができる。具体的に説明すると、BPSK変調で伝送路における遅延波の最大遅延時間がNTのとき、ビタビアルゴリズムの状態は、前述のように、 $\{a_m(n) \mid k-N+1 \leq n \leq k\}$ であるが、過去の古い複素シンボル候補については演算を簡略化するDDFSEアルゴリズムでは、 $\{a_m(n) \mid k-N+DD+1 \leq n \leq k\}$ (DD: N-1以下の自然数)を状態とする。従って、状態数は、 2^N から 2^{N-DD} となるので演算量を減らすことができるが、最尤系列推定を忠実に実現しているビタビアルゴリズムを簡略化しているので誤り率特性が劣化し、演算量を削減すればするほど劣化が著しくなる。

【0011】以上説明したように、従来の最尤系列推定では高速伝送に適用すると、ビタビアルゴリズムの演算量が膨大となりハードウェア化が困難になる。しかし、DDFSEアルゴリズム等の簡略化アルゴリズムを用いて演算量を削減すると、誤り率特性が大幅に劣化するという欠点があった。

【0012】

【発明が解決しようとする課題】本発明は、上記問題に鑑みなされたものであり、最尤系列推定器、最尤系列推定方法及び受信機において、マルチパス伝搬状況下で高速伝送を行う際に、演算量を削減でき、かつ誤り率特性の劣化を抑えることを目的とするものである。

【0013】

【課題を解決するための手段】請求項1に記載された発明は、受信信号を入力として、送信シンボル系列候補の中から尤度が最大となるものを判定信号系列として求めるものであり、簡略化したアルゴリズムを用いて最尤系列推定を行う簡略化アルゴリズム手段と、該簡略化アルゴリズム手段で判定した判定信号系列の尤度と、その一部のシンボルを変えた変更信号系列の尤度を比較し、前記変更信号系列の尤度が前記判定信号系列の尤度よりも大きい場合に、前記判定信号系列を前記変更信号系列に

よって置き換える判定信号系列補正手段とを設けたことを特徴とする。

【0014】請求項1記載の発明によれば、簡略化したアルゴリズムを用いて最尤系列推定を行う簡略化アルゴリズム手段と、該簡略化アルゴリズム手段で判定した判定信号系列の尤度と、その一部のシンボルを変えた変更信号系列の尤度を比較し、前記変更信号系列の尤度が前記判定信号系列の尤度よりも大きい場合に、前記判定信号系列を前記変更信号系列によって置き換える判定信号系列補正手段とを設けたことにより、簡略化アルゴリズムを用いて演算量を削減し、このアルゴリズムで求めた信頼度の低い判定信号系列を簡単な置換操作で修正していくので、演算量を大幅に削減でき、かつ誤り率特性の劣化を抑えることができる。

【0015】請求項2に記載された発明は、請求項1記載の最尤系列推定器において、前記送信シンボル系列候補を伝送路インパルスレスポンス推定値で畳み込むことによりレプリカ信号を生成するレプリカ信号生成手段と、該レプリカ信号生成手段が生成したレプリカ信号と前記受信信号との差分を誤差信号として求める減算手段と、該減算手段で算出した誤差信号の絶対値2乗演算を行う2乗演算手段とを設け、該2乗演算手段の出力に負の定数を乗算し、その累積値を前記送信シンボル系列候補の尤度とすることを特徴とする。

【0016】請求項2記載の発明は、誤差信号の絶対値2乗に負の定数を乗算し、その累積値を送信シンボル系列候補の尤度とすることを規定したものである。請求項3に記載された発明は、請求項1記載の最尤系列推定器において、前記受信信号は、ダイバーシチブランチ毎に得られた受信信号であり、ダイバーシチブランチ毎に、前記送信シンボル系列候補を伝送路インパルスレスポンス推定値で畳み込むことによりレプリカ信号を生成するレプリカ信号生成手段と、該レプリカ信号生成手段が生成したレプリカ信号と対応するダイバーシチブランチの前記受信信号との差分を誤差信号として求める減算手段と、該減算手段で算出した誤差信号の絶対値2乗を行う2乗演算手段とを設け、ダイバーシチブランチ毎に設けた前記2乗演算手段の出力を、全ダイバーシチブランチについて加算し、その累積値を前記送信シンボル系列候補の尤度とすることを特徴とする。

【0017】請求項3記載の発明によれば、ダイバーシチブランチ毎に、送信シンボル系列候補を伝送路インパルスレスポンス推定値で畳み込むことによりレプリカ信号を生成するレプリカ信号生成手段と、レプリカ信号生成手段が生成したレプリカ信号と対応するダイバーシチブランチの前記受信信号との差分を誤差信号として求める減算手段と、減算手段で算出した誤差信号の絶対値2乗を行う2乗演算手段とを設け、ダイバーシチブランチ毎に設けた2乗演算手段の出力を、全ダイバーシチブランチについて加算し、その累積値を前記送信シンボル系

列候補の尤度とすることにより、空間ダイバーシチ効果を得て、伝送特性が向上し、更に誤り率特性の劣化を抑えることができる。

【0018】請求項4に記載された発明は、請求項2又は3記載の最尤系列推定器において、前記伝送路インパルスレスポンスを推定するパラメータ推定手段を設け、該パラメータ推定手段は、前記尤度を最大にするように推定することを特徴とする。請求項4に記載された発明は、パラメータ推定手段は、尤度を最大にするように推定すること規定したものである。

【0019】請求項5に記載された発明は、請求項1ないし4いずれか一項記載の最尤系列推定器において、受信ベースバンド信号をフィルタリングする前段フィルタを設け、該前段フィルタは、前記受信ベースバンド信号を前段フィルタ係数で畳み込みを行い、前記受信信号は、該前段フィルタの出力信号であることを特徴とする。

【0020】請求項5記載の発明によれば、受信ベースバンド信号をフィルタリングする前段フィルタを設けることにより、タイミングオフセットによる劣化を補償することができる。請求項6に記載された発明は、請求項1記載の最尤系列推定器において、ダイバーシチブランチ毎に、受信ベースバンド信号をフィルタリングする前段フィルタを設け、該前段フィルタは、前記受信ベースバンド信号を前段フィルタ係数で畳み込みを行い、前記受信信号は、該前段フィルタの出力信号を全ダイバーシチブランチについて加算した、合成信号であることを特徴とする。

【0021】請求項6記載の発明によれば、受信ベースバンド信号を前段フィルタ係数で畳み込みを行い、前段フィルタの出力信号を全ダイバーシチブランチについて加算した合成信号を最尤系列推定器の入力信号とすることにより、タイミングオフセットによる劣化を補償し、更に、空間ダイバーシチ効果を得て、伝送特性が向上し、更に誤り率特性の劣化を抑えることができる。

【0022】請求項7に記載された発明は、請求項5又は6記載の最尤系列推定器において、前記前段フィルタ係数は、前記尤度を最大にするように係数の設定を行うことを特徴とする。請求項7に記載された発明は、前段フィルタ係数を尤度を最大にするように設定することを規定したものである。

【0023】請求項8に記載された発明は、アンテナで受信した信号を受信ベースバンド信号に変換するベースバンド受信信号発生手段を有し、該ベースバンド受信信号発生手段が出力する受信ベースバンド信号の信号系列を、受信信号として入力し出力として最尤信号系列を発生する請求項1ないし7いずれか一項記載の最尤系列推定器を備えたことを特徴とする受信機である。

【0024】請求項8記載の発明は、請求項1ないし7いずれか一項記載の最尤系列推定器を備えた受信機を規

定したものである。請求項9に記載された発明は、受信信号を入力として、送信シンボル系列候補の中から尤度が最大となるものを判定信号系列として求める最尤系列推定方法において、簡略化したアルゴリズムを用いて、判定信号系列を求め、次いで、上記判定信号系列の尤度と、その一部のシンボルを変えた変更信号系列の尤度を比較し、上記変更信号系列の尤度が上記判定信号系列の尤度よりも大きい場合にのみ上記判定信号系列を上記変更信号系列によって置き換え、この置き換え操作を予め決めた回数だけ繰り返して最終的な判定信号系列を出力

【0025】請求項9記載の発明によれば、簡略化したアルゴリズムを用いて、判定信号系列を求め、次いで、上記判定信号系列の尤度と、その一部のシンボルを変えた変更信号系列の尤度を比較し、上記変更信号系列の尤度が上記判定信号系列の尤度よりも大きい場合にのみ上記判定信号系列を上記変更信号系列によって置き換え、この置き換え操作を予め決めた回数だけ繰り返して最終的な判定信号系列を出力することにより、簡略化アルゴリズムを用いて演算量を削減し、このアルゴリズムで求めた信頼度の低い判定信号系列を簡単な置換操作で修正していくので、演算量を大幅に削減でき、かつ誤り率特性の劣化を抑えることができる。

【0026】

【発明の実施の形態】次に、本発明の実施の形態について図面とともに説明する。

(第1の実施例) 本発明の実施例の構成を図6に示す。なお、受信ベースバンド信号のサンプリング周期 T_S は変調のシンボル周期 T に等しいものとする。

【0027】まず、入力端子DINから受信ベースバンド信号 $y(i)$ が入力する。複素減算器24では、この受信ベースバンド信号 $y(i)$ からレプリカ信号生成回路23が出力するレプリカ信号 $y_e(i)$ を減算する。複素減算器24の出力信号は、誤差信号 $e_m(i)$ であり、2乗演算器22に入力される。2乗演算器22は誤差信号 $e_m(i)$ の絶対値2乗に負の定数、例えば“ -1 ”を乗算して簡略化アルゴリズム回路35へ入力する。簡略化アルゴリズム回路35は、この累積値を尤度とし、DDFSE等の簡略化アルゴリズムを用いて送信シンボル系列候補の中から、必ずしも最大尤度とならない判定信号系列を出力する。簡略化アルゴリズムとして、DDFSEアルゴリズム以外にMアルゴリズム(F. Jelinek and J. B. Anderson, “instrumentable tree encoding of information sources”, IEEE Trans. Inform. Theory, vol. IT-22, PP. 82-83, Jan. 1971)やリスト出力ビタビアルゴリズム(T. Hashimoto, “A list-type reduced-constraint generalization

n of the Viterbi Algorithm”, IEEE Trans. Inform. Theory, vol. IT-33, PP. 866-876, Nov. 1987)を適用することも可能である。レプリカ信号生成回路23は図2のものと同じであり、簡略化アルゴリズム回路35が端子SINから出力する送信シンボル系列候補と、パラメータ推定回路21が端子Hから出力する伝送路インパルスレスポンス推定値を入力とし、送信シンボル系列候補を伝送路インパルスレスポンスで畳み込むことによりレプリカ信号 $y_e(i)$ を生成し、端子Rへ出力する。パラメータ推定回路21は、図2のものと同じであり、受信ベースバンド信号 $y(i)$ 、誤差信号 $e_m(i)$ 、及び送信シンボル系列候補を入力として、誤差信号 $e_m(i)$ の絶対値2乗の時間平均が最小となるように伝送路インパルスレスポンス推定値を推定する。

【0028】また、送信シンボル系列候補の尤度は、誤差信号 $e_m(i)$ の絶対値2乗に負の定数を乗算し、この乗算結果の累積値、すなわち時間に関する和である。従って、上記の伝送路インパルスレスポンス推定値は、送信シンボル系列候補の尤度を最大にするものでもある。ここで、複素減算器24、2乗演算器22、レプリカ信号生成回路23、及びパラメータ推定回路21は、プランチメトリック演算回路20を構成している。

【0029】判定信号系列補正回路36は、内部にレプリカ信号生成回路、複素演算器、2乗演算器、最尤系列推定回路等を有し、受信ベースバンド信号 $y(i)$ 、パラメータ推定回路21が出力する伝送路インパルスレスポンス推定値、及び簡略化アルゴリズム回路35が出力する判定信号系列を入力し、この信頼度の低い判定信号系列を簡単な置換操作で修正していき、最終的な判定信号系列を出力端子Oへ出力する。

【0030】この判定信号系列補正回路36の動作を図7を用いて説明する。なおここでは、系列の長さは7シンボル、変調方式はBPSK変調とし、黒丸は“1”、白丸は“-1”を示すものとする。まず、簡略化アルゴリズム回路35が出力した判定信号系列1と、その第1シンボルだけを変えた変更信号系列1について、これらの尤度を比較する。同図では判定信号系列1の尤度の方が大きい場合であり、判定信号系列は変えない。次に、判定信号系列1と同じ判定信号系列2と、その第2シンボルだけを変えた変更信号系列2について、これらの尤度を比較する。同図では変更信号系列2の尤度の方が大きい場合であり、判定信号系列を変更信号系列2に置き換える。以下、この操作を第7シンボルまで続けて、最終的な判定信号系列を求める。この様に尤度のより大きな信号系列を探すので、簡略化アルゴリズム回路が出力する判定信号系列よりも信頼度の高いものを求めることができる。

【0031】この操作は、演算量を大幅に増加させない

簡単な置換操作であるから、演算量を大幅に増やさずに誤り率特性を改善することができる。なお、ここでは、1シンボルずつ変えて変更信号系列を生成したが、2シンボル以上まとめて変えることも可能である。具体的に2シンボルまとめて変える場合には、 $2k+1$ 、 $2(k+1)$ 番目(k は非負の整数)のシンボルの組だけが異なる様に変更信号系列を生成する。即ち、 $2^2-1=3$ 個の変更信号系列と判定信号系列との尤度比較を行うこととなる。

【0032】この実施例の誤り率特性を調べるために計算機シミュレーションを行った。その結果を図8に示す。横軸は平均Eb/N0で縦軸は平均誤り率である。シミュレーション条件は、5波等レベルのレイリーフェージングで、5波の遅延時間は0、1T、2T、3T、4Tとし、最大ドップラー周波数は0の極限とした。送信信号はBPSK変調で、31シンボルのトレーニング信号の後に386シンボルのデータ信号が続くものとした。この場合、最大遅延時間は4Tであり、ビタビアルゴリズムの状態数は $2^4=16$ となるが、2状態のDDFSEアルゴリズムを用いて近似的に最尤系列推定を行った。白丸は、DDFSEアルゴリズムを用いた簡略化アルゴリズム回路の平均誤り率であり、黒丸は判定信号系列補正回路の平均誤り率である。簡単な置換操作により、平均Eb/N0が15dB以上で平均誤り率が1桁以上改善している様子がわかる。

(第2の実施例)次に、実施例1をダイバーシチ受信に拡張したときの受信機の構成を図9に示す。Q本のアンテナ431～43qで受信し、各ダイバーシチブランチごとに図1に示したベースバンド受信信号発生器411～41qを設け受信ベースバンド信号を得る。ダイバーシチ等化信号処理部42は、全ダイバーシチブランチの受信ベースバンド信号を入力し、符号間干渉を補償して信号判定を行い、判定信号を出力端子Oから出力する。

【0033】このダイバーシチ等化信号処理部42の構成を図10に示す。図6と異なる点は、(i)各ダイバーシチブランチの受信ベースバンド信号ごとに図6に示したブランチメトリック演算回路が設けられていることと、(ii)簡略化アルゴリズム回路の入力が各ブランチメトリック演算回路の出力和となっていることである。

【0034】即ち、ブランチメトリック演算回路451～45qの出力は、誤差信号の絶対値2乗に負の定数を乗算したものであるから、これをダイバーシチブランチに関して足し合わせ、この累積値を送信シンボル系列候補の尤度とする。この様にダイバーシチ受信を行っているため、第1の実施例に較べて平均誤り率特性が改善される。

(第3の実施例)第1の実施例及び第2の実施例では、受信ベースバンド信号のサンプリング周期Tsは変調のシンボル周期Tに等しく、サンプリングタイミングのオ

フセット(タイミイングオフセット)による劣化が大きい。この劣化を補償するためには、サンプリング周期Tsを変調のシンボル周期T未満にする。即ち、分数間隔サンプリングが有効である(Ungerboeck, G., "Fractional tap-spacing equalizer and consequences for clock recovery in data modem," IEEE Trans. Commun., vol. COM-42, no 8, PP. 856-864, Aug. 1976)。分数間隔サンプリングされた受信ベースバンド信号を入力とする実施例を図11に示す。図6に示す実施例と異なる点は、入力端子DINから入力する受信ベースバンド信号をそのまま複素減算器の入力とするのではなく、受信ベースバンド信号を前段フィルタ51でフィルタリングして、その結果を複素減算器52の入力としていることにある。前段フィルタ51では、受信ベースバンド信号をパラメータ推定回路55が出力する前段フィルタ係数で畳み込み、前段フィルタ出力信号として出力する。この畳み込み操作には、最適なタイミイングの受信ベースバンド信号を抽出する機能があるので、タイミイングオフセットによる劣化を抑えることができる。レプリカ信号生成回路57は図2のものと同じであり、簡略化アルゴリズム回路54が端子Sへ出力する送信シンボル系列候補と、パラメータ推定回路55が端子Hから出力する伝送路インパルスレスポンス推定値を入力とし、送信シンボル系列候補を伝送路インパルスレスポンスで畳み込むことによりレプリカ信号ye(i)を生成し、端子Rへ出力する。複素減算器52では、前段フィルタ出力信号とレプリカ信号との差分を誤差信号として出力する。パラメータ推定回路55は、受信ベースバンド信号y(i)、誤差信号em(i)、及び送信シンボル系列候補を入力として、誤差信号em(i)の絶対値2乗の時間平均が最小となるように伝送路インパルスレスポンス推定値及び前段フィルタ係数を推定する。送信シンボル系列の尤度は、誤差信号em(i)の絶対値2乗に負の定数を乗算し、この乗算結果の累積値、即ち時間に関する和であるので、上記の伝送路インパルスレスポンス推定値及び前段フィルタ係数は送信シンボル系列の尤度を最大にするものでもある。他の動作については図6と同じであるので、その説明は省略する。

【0035】この様に分数間隔サンプリングされた受信信号を用いてフィルタリングしているので、タイミイングオフセットによる劣化を補償することができる。上記の前段フィルタ51としては、遅延素子の遅延時間がサンプリング周期Tsで変調のシンボル周期T未満に設定されている分数間隔トランスバーサルフィルタが用いられる。

【0036】この構成を図12に示す。但し、サンプリング周期TsはT/2とした。各複素乗算器621～6

24 には、端子SFから入力する受信ベースバンド信号と遅延時間が $T/2$ の遅延素子631～633で遅延された受信ベースバンド信号が印加され、端子HFから入力する前段フィルタ係数と乗算される。複素加算器61は、各複素乗算器の乗算結果を足しあわせ、前段フィルタ出力信号として端子RFへ出力する。

(第4の実施例) この構成をダイバーシチ受信に拡張したときの構成を図13に示す。Q本のアンテナで受信し、全ダイバーシチブランチの受信ベースバンド信号が入力端子DIN1～Qから入力する。各ダイバーシチブランチごとに受信ベースバンド信号は、前段フィルタ711～71Qでフィルタリングされ、その出力信号が複素加算器72で足しあわせられ、合成信号として出力される。複素減算器78では、この合成信号とレプリカ信号生成回路77が出力するレプリカ信号との差分を誤差信号として出力する。他の動作については図10と同じであるので、その説明は省略する。

【0037】このように、ダイバーシチ受信を行っているので、第3の実施例に較べて平均誤り率特性が改善される。上記の実施例から明らかに明らかなように、本発明は、まず、演算量削減化のために簡略化アルゴリズムを用いて、必ずしも最大尤度としない判定信号系列を求める。次に、判定信号系列の尤度と、その一部のシンボルを変えた変更信号系列の尤度を比較し、変更信号系列の尤度が判定信号系列の尤度よりも大きい場合にのみ判定信号系列を変更信号系列に置き換え、この操作をあらかじめ決めた回数だけ繰り返すものである。

【0038】従って、従来技術とは、判定信号系列の尤度と、その一部のシンボルを変えた変更信号系列の尤度を比較し、変更信号系列の尤度が判定信号系列の尤度よりも大きい場合にのみ判定信号系列を変更信号系列に置き換え、この操作をあらかじめ決めた回数だけ繰り返す点で異なる。また、第1の実施例では、信頼性の低い判定信号系列を簡単な置換操作で修正するので、演算量を大幅に増やさずに平均誤り率特性を改善することができる。第2の実施例では、第1の実施例をダイバーシチ受信に拡張したものであり、その結果、さらに、伝送特性が向上する。

【0039】また、第3の実施例3では、分数間隔サンプリングされた受信信号を入力とし、前段フィルタでフィルタリングするのでタイミングオフセットによる劣化を抑えることができ、第4の実施例は、実施例3をダイバーシチ受信に拡張したものであり、その結果、さらに、伝送特性が向上する。なお、上記実施例では、最尤系列推定器例について、回路的に表現して説明したが、回路と同じ機能を、ソフトウェアで対応することができる。従って、実施例に記載された構成の、一部又は全部を、ソフトウェア的に行うことも、本発明の技術内容に含まれる。

【0040】次に、本発明の最尤系列推定方法のフロー

を図14を用いて説明する。ベースバンド受信信号発生器からの出力である受信ベースバンド信号を入力として、DDFSE等の簡略化したアルゴリズムを用いて、判定信号系列を求める(S10)。次いで、判定信号系列の一部のシンボルを変えて変更信号系列を生成する

(S11)。判定信号系列の尤度と、その一部のシンボルを変えた変更信号系列の尤度を比較する(S12)。変更信号系列の尤度が上記判定信号系列の尤度よりも大きい場合は($B > A$)、判定信号系列を変更信号系列に置き換える(S13)。この操作を予め決めた回数だけ繰り返して(S14)、送信シンボル系列候補の中から尤度が最大となるものを判定信号系列として求める。

【0041】本発明は、特に マルチパス伝搬環境下で高速伝送を行う無線システムに利用すると効果的である。

【0042】

【発明の効果】上述の如く本発明によれば、次に述べる種々の効果を奏することができる。請求項1記載の発明によれば、簡略化したアルゴリズムを用いて最尤系列推定を行う簡略化アルゴリズム手段と、該簡略化アルゴリズム手段で判定した判定信号系列の尤度と、その一部のシンボルを変えた変更信号系列の尤度を比較し、前記変更信号系列の尤度が前記判定信号系列の尤度よりも大きい場合に、前記判定信号系列を前記変更信号系列によって置き換える判定信号系列補正手段とを設けたことにより、簡略化アルゴリズムを用いて演算量を削減し、このアルゴリズムで求めた信頼度の低い判定信号系列を簡単な置換操作で修正していくので、演算量を大幅に削減でき、かつ誤り率特性の劣化を抑えることができる。

【0043】請求項3記載の発明によれば、ダイバーシチブランチ毎に、送信シンボル系列候補を伝送路インパルスレスポンス推定値で畳み込むことによりレプリカ信号を生成するレプリカ信号生成手段と、レプリカ信号生成手段が生成したレプリカ信号と対応するダイバーシチブランチの前記受信信号との差分を誤差信号として求める減算手段と、減算手段で算出した誤差信号の絶対値2乗を行う2乗演算手段とを設け、ダイバーシチブランチ毎に設けた2乗演算手段の出力を、全ダイバーシチブランチについて加算し、その累積値を前記送信シンボル系列候補の尤度とすることにより、空間ダイバーシチ効果を得て、伝送特性が向上し、更に誤り率特性の劣化を抑えることができる。

【0044】請求項5記載の発明によれば、受信ベースバンド信号をフィルタリングする前段フィルタを設けることにより、タイミングオフセットによる劣化を補償することができる。請求項6記載の発明によれば、受信ベースバンド信号を前段フィルタ係数で畳み込みを行い、前段フィルタの出力信号を全ダイバーシチブランチについて加算した合成信号を最尤系列推定器の入力信号とす

ることにより、タイミングオフセットによる劣化を補償し、更に、空間ダイバーシチ効果を得て、伝送特性が向上し、更に誤り率特性の劣化を抑えることができる。

【0045】請求項9記載の発明によれば、簡略化したアルゴリズムを用いて、判定信号系列を求め、次いで、上記判定信号系列の尤度と、その一部のシンボルを変えた変更信号系列の尤度を比較し、上記変更信号系列の尤度が上記判定信号系列の尤度よりも大きい場合にのみ上記判定信号系列を上記変更信号系列によって置き換え、この置き換え操作を予め決めた回数だけ繰り返して最終的な判定信号系列を出力することにより、簡略化アルゴリズムを用いて演算量を削減し、このアルゴリズムで求めた信頼度の低い判定信号系列を簡単な置換操作で修正していくので、演算量を大幅に削減でき、かつ誤り率特性の劣化を抑えることができる。

【図面の簡単な説明】

【図1】従来の適応等化器を含む受信機の構成例である

【図2】等化信号処理部の構成例である

【図3】レプリカ信号生成回路であるトランスバーサルフィルタの構成例である。

【図4】ビタビアルゴリズムのトレリス図である。

【図5】マルチパス伝搬路における到来波の電力と遅延時間の例を説明するための図である。

【図6】第1の実施例を説明するための図である。

【図7】判定信号系列補正回路の動作を説明するための図である。

【図8】第1の実施例の誤り率特性を説明するための図である。

【図9】第2の実施例を説明するための図である。

【図10】ダイバーシチ等化信号処理部の構成例であ

る。

【図11】第3の実施例を説明するための図である。

【図12】分数間隔形トランスバーサルフィルタの構成例である。

【図13】第4の実施例を説明するための図である。

【図14】本発明の最尤系列推定方法のフロー図である。

【符号の説明】

10 ベースバンド受信信号発生器

11 低雑音アンプ

12 ハイブリッド

13 乗算器

14 ローパスフィルタ

15 A/D変換器

16 等化信号処理部

10、41 ベースバンド受信信号発生器

20、45 ブランチメトリック演算回路

21、55、75 パラメータ推定回路

22、53、73 2乗演算器

20 23、57、77 レプリカ生成回路

24、52 複素減算器

25 ビタビアルゴリズム回路

31、61、72 複素加算器

32、62 複素乗算器

33、63 遅延素子

35、46、54、74 簡略化アルゴリズム回路

36、47、56、76 判定信号系列補正回路

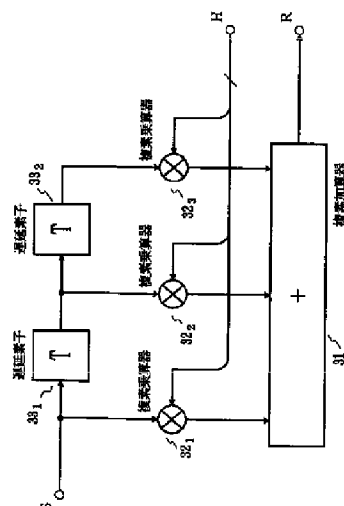
42 ダイバーシチ等化信号処理部

51、71 前段フィルタ

30

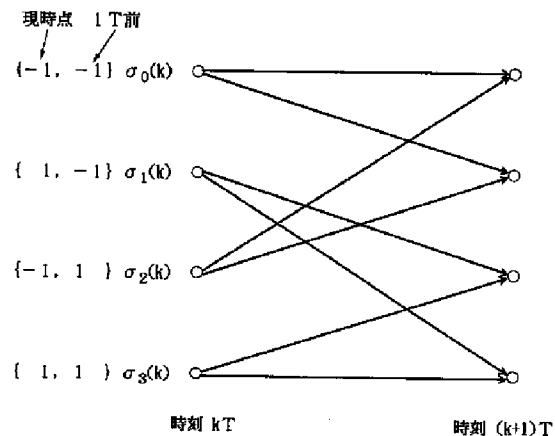
【図3】

レプリカ信号生成回路であるトランスバーサルフィルタの構成例



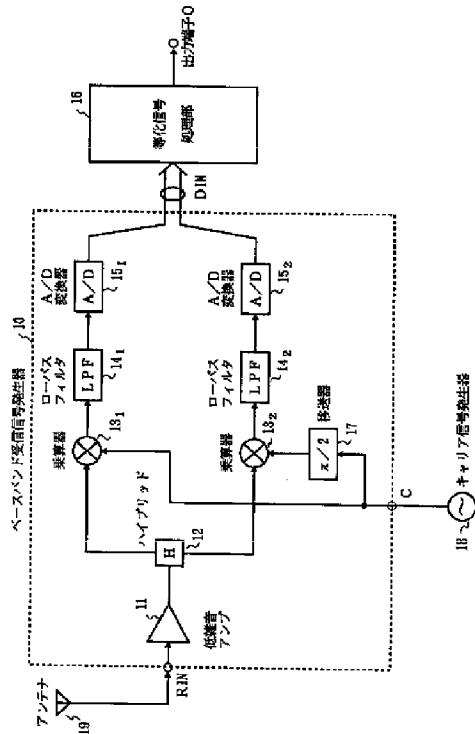
【図4】

ビタビアルゴリズムのトレリス図



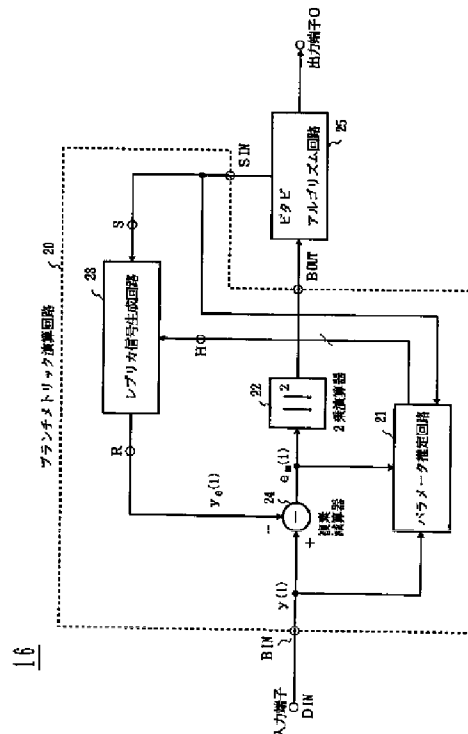
【図 1】

従来の適応等化器を含む受信機の構成例



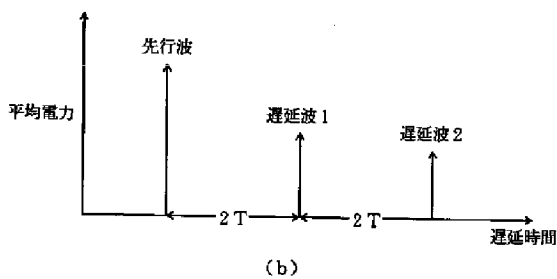
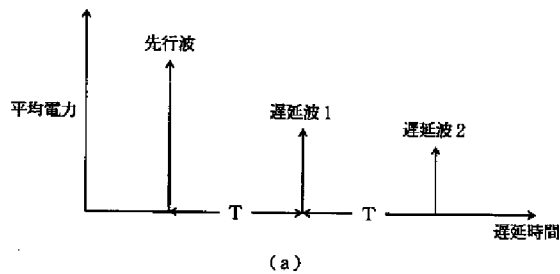
【図 2】

等化信号処理部の構成例



【図 5】

マルチパス伝搬路における到来波の電力と遅延時間の例を説明するための図



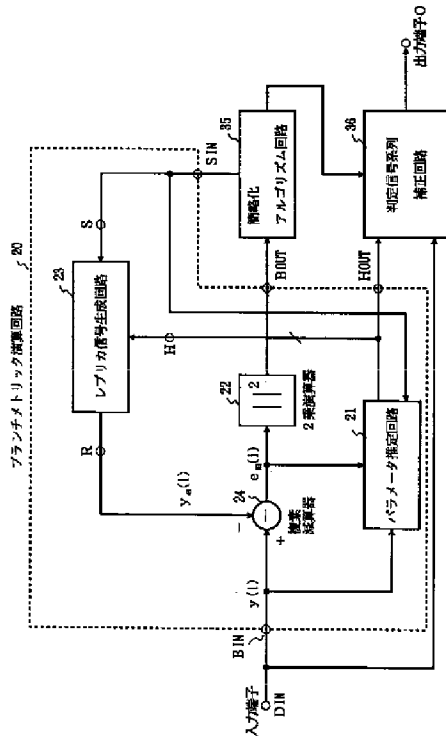
【図 7】

判定信号系列補正回路の動作を説明するための図

	1	2	3	4	5	6	7
判定信号系列 1	●	○	●	○	○	○	●
変更信号系列 1	○	○	●	○	○	○	●
判定信号系列 2	●	○	●	○	○	○	●
変更信号系列 2	●	●	●	○	○	○	●
判定信号系列 3	●	●	●	○	○	○	●
変更信号系列 3	●	●	○	○	○	○	●

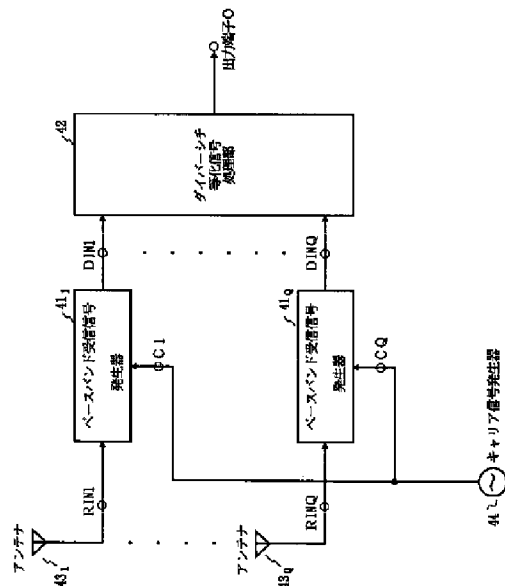
【図 6】

第 1 の実施例を説明するための図



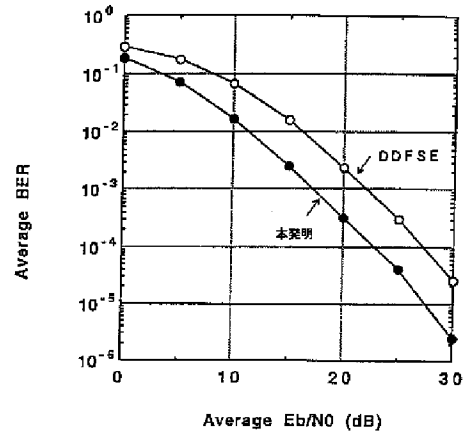
【图 9】

第 2 の実施例を説明するための図



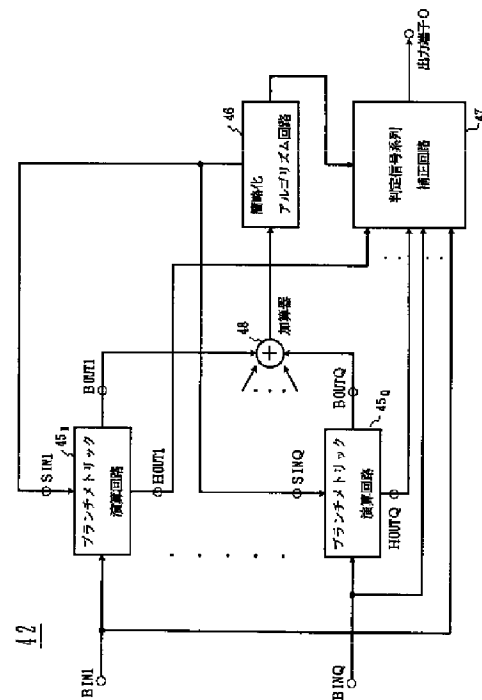
【图 8】

第1の実施例の誤り率特性を説明するための図



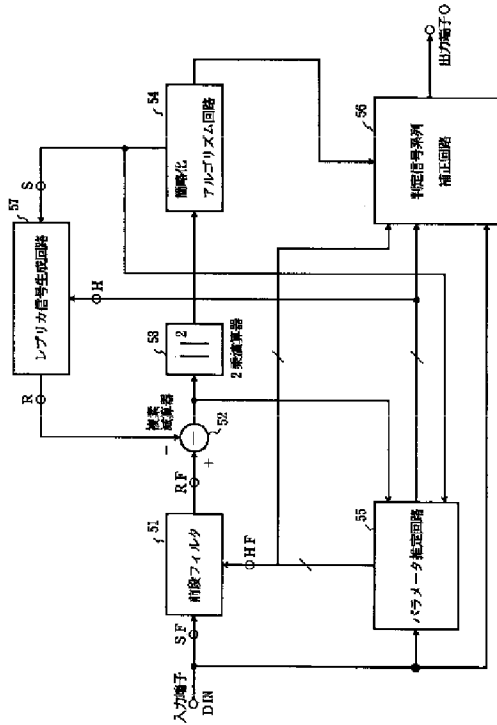
【図 10】

ダイバーシティ等化信号処理部の構成例



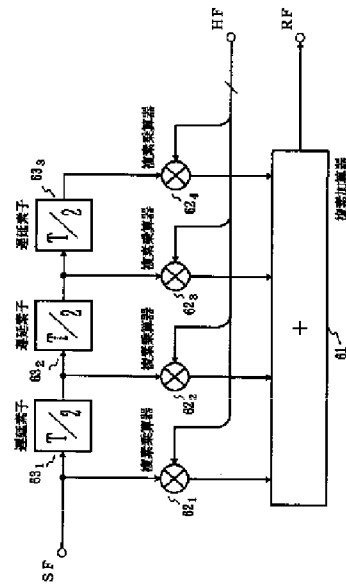
【図 11】

第 3 の実施例を説明するための図



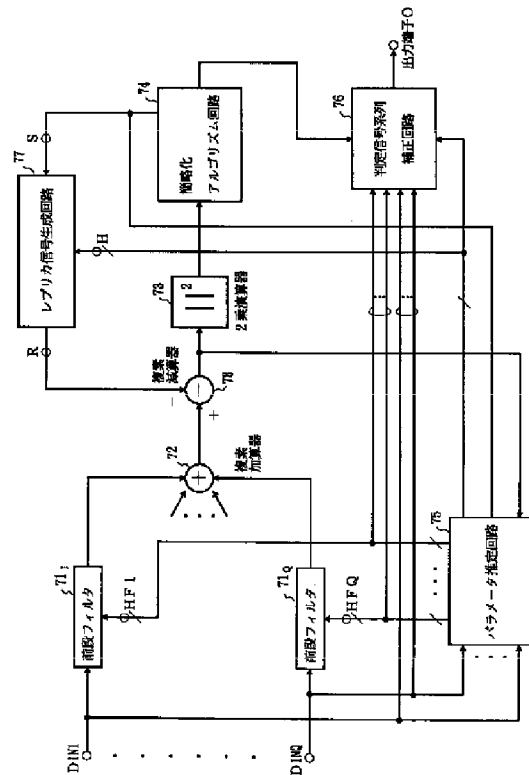
【図 12】

分数間隔形トランスバーサルフィルタの構成例



【図 13】

第 4 の実施例を説明するための図



【図 14】

本発明の最尤系列推定方法のフロー図

